

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-214911

(43)Date of publication of application : 11.08.1998

(51)Int.Cl.

H01L 23/12

(21)Application number : 09-014003

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 28.01.1997

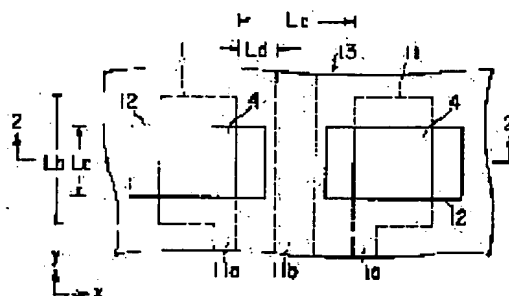
(72)Inventor : HOSOMI HIDEKAZU
TAKUBO TOMOAKI

(54) SUBSTRATE FOR MOUNTING SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress the height unevenness of solder bumps and improve the peeling strength of lands and, at the same time, to shorten the mutual distance between the lands.

SOLUTION: Insulating layers 13 are provided on a substrate 1 on which rectangular lands 11 are provided and openings 12 which have the same shape as those the lands 11 have are formed through the layers 13 so that the longer sides of the openings 12 can become perpendicular to those of the lands 11 and the central parts of the lands 11 can be exposed. Therefore, the machining accuracy of the lands 11 and openings 12 can be improved and the height unevenness of solder bumps can be suppressed. In addition, the mutual distance between the lands 11 can be shortened. Moreover, since the insulating layers 13 retain both end sections of the lands 11 in the longitudinal directions of the lands 11, the peeling strengths of the lands 11 can be improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-214911

(43) 公開日 平成10年(1998) 8月11日

(51) Int.Cl.⁶

H 0 1 L 23/12

識別記号

F I

H 0 1 L 23/12

L

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号

特願平9-14003

(22) 出願日

平成9年(1997) 1月28日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 細美 英一

神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内

(72) 発明者 田窪 知章

神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内

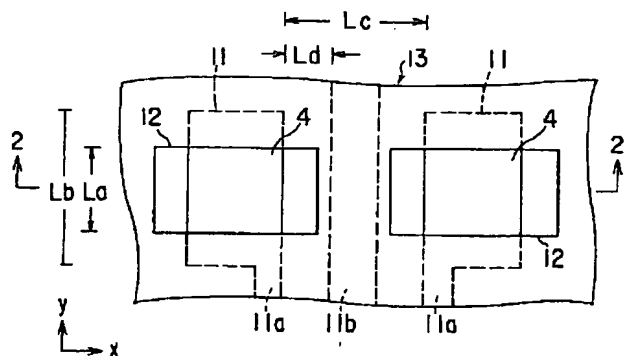
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 半導体装置搭載用基板

(57) 【要約】

【課題】半田バンプの高さのばらつきを抑えて、ランドのピール強度を向上し、しかも、ランドの相互間距離を狭めることが困難であった。

【解決手段】基板1上には長形状のランド11が設けられている。この基板1上には絶縁層13が設けられ、この絶縁層13にはランド11と同一形状で、長辺がランドの長辺と直交して配置され、ランドの中央部を露出する開口部12が形成されている。このため、ランド及び開口部の加工精度を向上でき、半田バンプの高さのばらつきを抑えることができ、ランドの相互間距離を狭めることができる。しかも、この絶縁層13はランド11の長辺方向両端部を押えているため、ランドのピール強度を向上できる。



【特許請求の範囲】

【請求項1】 基板と、

前記基板上に設けられ、直交する長軸と短軸とを含む面を有する導体からなるランドと、

前記基板上に設けられ、前記ランドと同一形状で、長軸が前記ランドの長軸と直交して配置され、前記ランドの中央部を露出する開口部を有し、前記ランドの長軸方向両端部を押える絶縁層とを具備することを特徴とする半導体装置搭載用基板。

【請求項2】 前記ランドは、その一部に配線を有することを特徴とする請求項1記載の半導体装置搭載用基板。

【請求項3】 前記ランドは、前記基板上にその長軸が互いに平行して複数個配置され、これら隣接するランドの長軸相互間に前記配線が配設されることを特徴とする請求項2記載の半導体装置搭載用基板。

【請求項4】 前記ランドは、長方形又は長円形であることを特徴とする請求項3記載の半導体装置搭載用基板。

【請求項5】 基板と、

前記基板上に設けられ、直交する軸の長さが互いに等しい面を有し、周囲に複数の突起部を有する導体からなるランドと、

前記基板上に設けられ、前記ランドの面と同一形状で、前記面を露出する開口部を有するとともに、前記ランドの突起部を押える絶縁層とを具備することを特徴とする半導体装置搭載用基板。

【請求項6】 前記突起部の1つは、配線に接続されていることを特徴とする請求項5記載の半導体装置搭載用基板。

【請求項7】 前記ランドは前記基板上に複数個配置され、隣接する前記各ランドは隣接する一対の前記突起部が互に対向され、前記隣接する一対の突起部相互間に前記配線が配設されることを特徴とする請求項5記載の半導体装置搭載用基板。

【請求項8】 前記ランドは、円形又は正方形であることを特徴とする請求項7記載の半導体装置搭載用基板。

【請求項9】 前記基板は、ボールグリッドアレイを配置するための基板であることを特徴とする請求項1又は5記載の半導体装置搭載用基板。

【請求項10】 前記基板は、ボールグリッドアレイパッケージを搭載する実装基板であることを特徴とする請求項1又は5記載の半導体装置搭載用基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置を搭載する基板に係わり、例えばボールグリッドアレイ(Ball Grid Array) (以下、BGAと称す) パッケージに適用される基板や、このBGAパッケージが実装される実装基板に関する。

【0002】

【従来の技術】 BGAパッケージは、パッケージの底面に半田バンプが二次元的に配列されている。図8は、BGAパッケージの裏面を示し、図9はその断面図を示している。回路基板1の一方面には複数の配線2、及びパッド4が形成され、パッド4にはバンプ5が形成されている。前記半田バンプ5以外の配線2、及びパッド4は絶縁層3によって覆われている。絶縁層3は配線を保護するために形成され、基板1が樹脂系の場合、例えばエポキシ系樹脂が使用される。また、基板1がセラミック系の場合、絶縁層3はアルミナ等により形成される。前記半田バンプ5は鉛-錫系の合金によって構成される。回路基板1の他方面には前記配線2、及びパッド4に接続されたICチップ6が配設され、このICチップ6は樹脂7によって封止されている。

【0003】 図10乃至図12は、上記半田バンプ5を形成する場合の工程を示している。図10は、パッド4にフラックス8を塗布する工程を示している。図10において、絶縁層3には前記パッド4をそれぞれ露出する開口部3aが形成され、この開口部3aから露出された各パッド4にはフラックス8が塗布されている。フラックス8は、パッド4や後述する半田ボール9の表面の酸化膜を除去し、パッド上での半田の濡れ性を向上させる。フラックス8は、ディスペンス、印刷、転写などの方法により、パッド上に転写される。

【0004】 図11は、半田ボール9をパッド上に配列する工程を示している。図11において、半田ボール9は図示せぬ配列治具に配列され、この状態で、前記フラックス8上に転写される。

【0005】 図12は、半田ボール9を溶融させ、半田バンプ5を形成する工程を示している。図12において、半田ボール9を融点以上に加熱し溶融して、半田ボール9をパッド4に固着させる。このとき、半田の表面張力により、半田バンプ5は球状となる。

【0006】 図13は、BGAパッケージを実装基板に装着した状態を示している。実装基板80には、回路基板1に配置されたパッド4と対応して、複数のパッド81が配置され、これらパッド81は絶縁層3によって覆われている。この絶縁層3には前記パッド81の表面を露出する開口部82が設けられている。前記回路基板1に実装された半田バンプ5は、実装基板80のパッド81に位置合わせされ、この後、半田バンプ5を溶融して、パッド81に固着される。

【0007】 BGAパッケージは、端子がパッケージの周囲にしか配設できないQFP(Quad Flat Package)に比べて、より広いピッチでより多くの端子を配設でき、且つ、実装歩留まりが高いという特徴を有している。従来、BGAのピッチは、1.27mmが主流であった。しかし、現在では、ピッチの微細化が進行しており、0.5mmピッチのBGAも報告されている。

【0008】半田バンプの高さは、半田バンプ5の体積及びパッド4の面積により決定される。半田バンプ5は、前述したように、半田バンプ9をパッド上で溶融させて形成される。このとき、パッド4の面積が大きくなれば、半田ボール9は溶融して広がるため、半田バンプ5の最終的な高さが低くなる。また、半田ボール9の体積が大きくなった場合、半田バンプ5の最終的な高さは高くなる。

【0009】BGAにおいて、半田バンプ5の高さのばらつきは、実装歩留まりに大きく影響する。また、実装基板11に接続後、前記半田バンプ5の高さのばらつきは、長期信頼性に影響を与える。この場合も、半田ボール9の体積のばらつき及びパッド4の面積のばらつきが接続後の半田バンプの高さのばらつきに影響する。

$$\Delta S = 2D \cdot \Delta D_1$$

ここで、 ΔD_1 はランド92の加工精度であり、通常 $\pm 20 \mu\text{m}$ である。図16、図17は、従来のパッド構造の他の例を示すものであり、図14、図15と同一部分には同一符号を付す。この例の場合、ランド92の表面は開口部91から一部分のみが露出し、基板1は開口部91から全く露出しない。このような構成の場合、パッド

$$\Delta S = 2D \cdot \Delta D_2$$

ここで、 ΔD_2 は開口部91の加工精度であり、通常 $\pm 50 \mu\text{m}$ である。通常、ランド92の加工精度の方が開口部91の加工精度よりも小さい。したがって、パッド構造を図14に示す構成とした方が、半田バンプ5の高さのばらつきを低く抑えることができる。上記説明では、パッド93及び開口部91を円形として説明したが、正方形とした場合でも同様である。

【0014】

【発明が解決しようとする課題】前述したように、BGAの半田バンプのピッチは、微細化が進行しており、ラ

$$D_L = D_p + \Delta D_1 + 2\Delta x$$

ここで、 D_L はランド92の大きさ、 D_p は開口部91の大きさ、 ΔD_1 は開口部91の加工精度、 Δx は開口部91の中心とランド92の中心とのずれである。前述した値を用いた場合、 $\Delta D_1 = 50 \mu\text{m}$ である。また、

$$D_L = D_p + 150 (\mu\text{m})$$

例えば $D_p = 200 \mu\text{m}$ とした場合、 $D_L = 350 \mu\text{m}$ となる。ところで、配線94の幅は微細化が進行している。しかし、配線94の幅は太いほど加工が容易であるため不良が少なく、また、低コストで基板を製造することができる。配線94とランド92との最小間隔についても同様である。現在主流となっている配線幅 $100 \mu\text{m}$ 、配線間隔 $100 \mu\text{m}$ の設計ルールを適用した場合、ランド92の間隔は最低でも $300 \mu\text{m}$ 必要となる。したがって、前述した $D_p = 200 \mu\text{m}$ の場合の最小パッドピッチは $650 \mu\text{m}$ となる。この寸法を $500 \mu\text{m}$ にしようとした場合、ランド92の間隔は $150 \mu\text{m}$ となるため、配線幅 $50 \mu\text{m}$ 、配線間隔 $50 \mu\text{m}$ の設計ル

【0010】半田ボール9の大きさのばらつきはおよそ $\pm 10 \mu\text{m}$ である。また、パッド4の面積のばらつきは、その構造により異なる。図14乃至図17に、従来用いられているパッドの構造を示す。

【0011】図14、図15において、絶縁層3には開口部91が形成され、開口部91からランド92全体が露出されている。この構成において、パッド93の面積はランド92（ここでは、ランド92の大きさと等しい）の面積で規定され、そのばらつきは、ランド92の寸法ばらつきの影響を受ける。すなわち、パッド93の大きさを D とした場合、パッド93の面積のばらつき ΔS は（1）式により表される。

【0012】

$$\dots (1)$$

ド93の面積は開口部91の面積によって規定され、そのばらつきは、開口部91の加工精度の影響を受ける。すなわち、パッド93の大きさ（ここでは、開口部91の大きさと等しくなる）を D とした場合、パッドの面積のばらつき ΔS は、（2）式により表される。

【0013】

$$\dots (2)$$

ンドの形状も小さくなっている。ランドが小さくなるに従って、ランドと基板との間の密着強度が低下し、半田バンプの信頼性が低下する。したがって、パッドの大きさを例えば $250 \mu\text{m}$ 以下とした場合、パッドの構造を図16に示すようにする必要がある。この場合、パッド93の大きさは開口部91の大きさを示す。このような場合、ランド92の大きさは、（3）式により表される。

【0015】

$$\dots (3)$$

通常 $\Delta x = 50 \mu\text{m}$ である。したがって、上記（3）式は（4）式に示すように表せる。

【0016】

$$\dots (4)$$

ルで初めて可能となる。

【0017】また、上記構造の場合、前述したように、半田バンプの高さのばらつきが大きくなってしまふ。半田バンプの高さのばらつきを抑えるためには、図14に示す構造を採用すべきである。しかし、この場合、ランドのピール強度が低下し、ランドが剥離しやすくなる。

【0018】さらに、これまでの説明は、BGAのパッド構造について説明した。しかし、BGAを搭載する実装基板のパッド構造についても同様のことが言える。本発明は、上記課題を解決するためになされたものであり、その目的とするところは、半田バンプの高さのばらつきを抑えることができ、しかも、ランドのピール強度

が高く、且つランド相互間のピッチを狭めることが可能な半導体装置搭載用回路基板を提供しようとするものである。

【0019】

【課題を解決するための手段】本発明は、上記課題を解決するため、基板と、前記基板上に設けられ、直交する長軸と短軸とを含む面を有する導体からなるランドと、前記基板上に設けられ、前記ランドと同一形状で、長軸が前記ランドの長軸と直交して配置され、前記ランドの中央部を露出する開口部を有し、前記ランドの長軸方向両端部を押える絶縁層とを有している。

【0020】また、ランドは、基板上にその長軸が互いに平行して複数個配置され、これら隣接するランドの長軸相互間に配線が配設される。さらに、この発明は、基板と、前記基板上に設けられ、直交する軸の長さが互いに等しい面を有し、周囲に複数の突起部を有する導体からなるランドと、前記基板上に設けられ、前記ランドの面と同一形状で、前記面を露出する開口部を有するとともに、前記ランドの突起部を押える絶縁層とを有している。また、ランドは基板上に複数個配置され、隣接する各ランドは隣接する一対の突起部が互に対向され、隣接する一対の突起部相互間に配線が配設される。

【0021】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。図1、図2は、本発明の第1の実施例を示すものであり、本発明を回路基板に適用した場合を示している。回路基板1の一方面には、長軸と短軸が互いに直交した面を有する形状、例えば長方体状の複数のランド11が配設されている。これらランド11は各長辺が互いに平行に配置されている。これらランド11の例えば長手方向一端部には配線11aが設けられている。これらランド11の長辺の相互間には、図示せぬ他のランドに接続された配線11bが配置されている。これら配線11a、11bの幅はエッチングにより製造可能な範囲で任意に設定可能であり、同一の幅と

$$\Delta S = D (\Delta D_1 + \Delta D_2)$$

(5)式と(2)式を比較した場合、 $\Delta D_1 < \Delta D_2$ である。ため、この実施例のほうが、従来よりもパッド4の面積のばらつきを小さくすることができる。したがって、半田バンプを溶融し、パッド4に固着する場合、半田バンプの高さのばらつきを抑えることができる。尚、半田バンプは図2に破線で示すように、パッド4の上面及び側面に被着する。

【0027】図3は、本発明の第2の実施例を示すものであり、図1、図2と同一部分には同一符号を付す。この実施例において、回路基板上には長円形(楕円形)のランド31が設けられ、絶縁層3には長円形の開口部32が設けられている。ランド31及び開口部32は、長軸が互いに直交して配設されている。

【0028】この実施例は、ランド31、及び開口部3

する必要はない。

【0022】回路基板1の一方面、例えば表面は絶縁層13によって覆われている。この絶縁層13には前記ランド11の一部を露出する複数の開口部12が設けられている。これら開口部12は、前記ランド11と同一サイズの長方形であり、その長辺が前記ランド11の長辺と直交方向に配置されている。したがって、この開口部12からランド11の中央部分と、この中央部分の両側に位置する前記基板11の一方面が露出されている。前記ランド11のうち、開口部12から露出された部分がパッド4として機能する。

【0023】具体的には、前記パッド4の表面を一辺の長さLaが200 μ mの正方形と仮定した場合、前記(2)式よりランド11の長辺の長さLbは350 μ mとなる。また、開口部12の長辺の長さも(2)式より350 μ mとなる。図1において、ランド11は500 μ mのピッチで格子状に配列される。ランド11相互間の最短距離Lcは、図1のx方向で300 μ m、y方向で150 μ mとなる。また、前記配線11bの幅を100 μ mとした場合、配線11bとランド11の最短距離Ldは100 μ mとなる。

【0024】上記のように、この実施例によれば、ランド相互間のピッチを従来に比べて狭めることが可能であり、しかも、配線幅及び配線間隔を従来に比べて2倍とすることができる。したがって、エッチングにより、容易に製造することができるとともに、エッチング残渣によるショートを防止できる。

【0025】また、ランド11の長手方向両端は、絶縁層3によって被覆されている。したがって、ランド11のピール強度を向上でき、ランド11の剥離を防止できる。さらに、パッド4の面積は、x方向はランド11の加工精度に依存し、y方向は開口部12の加工精度に依存する。したがって、パッド4の面積のばらつき ΔS は(5)式によって表される。

【0026】

…(5)

2の長軸、及び短軸の長さを第1の実施例と同一とした場合、第1の実施例に比べてパッド4の面積を小さくすることができる。したがって、このパッド4に半田バンプ5を溶融し、固着した場合、半田バンプの高さを高くすることができる。

【0029】図4、本発明の第3の実施例を示すものであり、図1、図2と同一部分には同一符号を付す。この実施例において、回路基板上には円形のランド41が設けられ、絶縁層3には円形の開口部42が設けられている。ランド41は開口部42から露出されている。円形のランド41には複数方向に突起部43が設けられている。これら突起部43は配線11bに対して45度の方向に延出されている。各突起部43の先端は絶縁層3に覆われている。したがって、ランド41のピール強度

は、突起部43の先端部により確保される。ランド41の中心から突起部43の先端までの長さ L_e は、(6)

$$L_e = (D_o - D_L) / 2 + \Delta x$$

ここで、 D_o は開口部42の直径、 D_L はランド41の直径、 Δx は開口部42とランド41の中心のずれである。 $D_L = 200 \mu\text{m}$ とした場合、(4)式より $D_o = 350 \mu\text{m}$ となる。また、 $\Delta x = 50 \mu\text{m}$ とした場合、 $L_e = 225 \mu\text{m}$ となる。この場合、突起部43同士の最小間隔は次のようになる。

【0031】 $500 - 225 \times 2^{1/2} = 180 \mu\text{m}$ 突起部43同士の最小間隔が上記のようであるため、この実施例の場合、第1、第2の実施例に比べて、配線11bの幅及び配線11bと突起部43の先端の間隔を狭める必要がある。この場合、配線11bの幅及び配線11bと突起部43の先端の幅をそれぞれ例えば $60 \mu\text{m}$ とすればよい。従来技術の場合、これらの幅はそれぞれ $50 \mu\text{m}$ とする必要があった。したがって、従来技術に比べると、この実施例は製造が容易となる。

【0032】尚、上記第3の実施例では、ランドを円形としたが、これに限らず、ランドを直交する軸の長さが互いに等しい例えば正方形とし、この正方形の各辺に突起部を形成してもよい。

【0033】図5は、この発明の第4の実施例を示すものである。ランド及び開口部の形状は第1の実施例と同様である。したがって、図1、図2と同一部分には同一符号を付す。

【0034】回路基板1上には複数のランド11が所定のピッチで配列されている。各ランド11に接続された配線11aは隣接する開口部12の相互間に配置される。同図において、一点破線51、52により囲まれた範囲内のランド及び開口部の配置方向は他のものと90度回転されている。このような配置とすることにより、ランド間に配線を容易に配置できる。

【0035】上記回路基板1をBGAパッケージに適用する場合、図6に示すように、各ランド11上に半田ボール61を載置し、半田バンプを形成する。また、回路基板1の他方面に配置されるICチップ62と各ランドとの電気的接続は、例えば回路基板11に各ランドの配線に対応してスルーホール63を形成し、このスルーホール63内の導体メッキ64を介して配線とICチップの電極とを接続する。65はICチップ62を覆う樹脂である。

【0036】さらに、上記回路基板1をBGAパッケージの実装基板に適用する場合、各ランド11にパッケージに設けられた半田バンプを位置合わせし、半田バンプを溶融してBGAを搭載する。

式によって与えられる。

【0030】

…(6)

【0037】図7は、図5の変形例を示すものである。図5に示す構成はランドをフルマトリクス状に配置している。これに対して、図6に示す構成は、図5に示す構成から中央部に位置する複数のランドを除去している。このような構成とすることにより、フルマトリクス以外のBGAに本発明を適用できる。尚、本発明は上記実施例に限定されるものではなく、種々変形実施可能なことは勿論である。

【0038】

【発明の効果】以上、詳述したようにこの発明によれば、半田バンプの高さのばらつきを抑えることができ、しかも、ランドのピール強度が高く、且つランド相互間のピッチを狭めることが可能な半導体装置搭載用回路基板を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す平面図。

【図2】図1の2-2線に沿った断面図。

【図3】本発明の第2の実施例を示す平面図。

【図4】本発明の第3の実施例を示す平面図。

【図5】本発明の第4の実施例を示す平面図。

【図6】図5をBGAの実装基板に適用した場合を示す断面図。

【図7】図5の変形例を示す平面図。

【図8】BGAパッケージの裏面を示す平面図。

【図9】図8の9-9線に沿った断面図。

【図10】半田バンプの形成工程を示す断面図。

【図11】図10に続く工程を示す断面図。

【図12】図11に続く工程を示す断面図。

【図13】BGAパッケージを実装基板に装着した状態を示す断面図。

【図14】従来のパッドの構造を示す平面図。

【図15】図14の15-15線に沿った断面図。

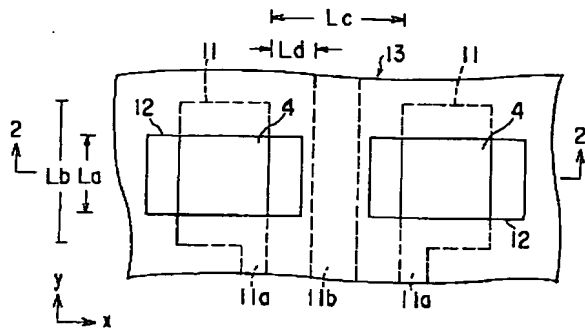
【図16】従来のパッドの構造の他の例を示す平面図。

【図17】図16の17-17線に沿った断面図。

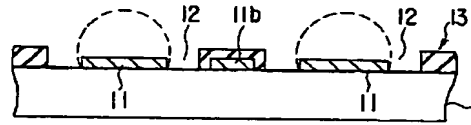
【符号の説明】

1…回路基板、
11、31、41…ランド、
12、32、42…開口部、
11a、11b…配線、
43…突起部、
ボール61…半田、
62…ICチップ、
63…スルーホール。

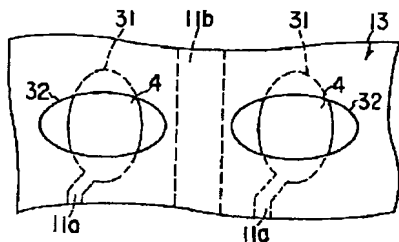
【図1】



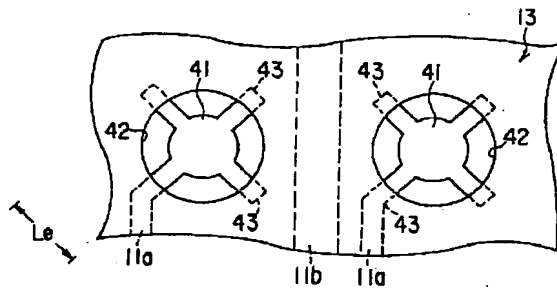
【図2】



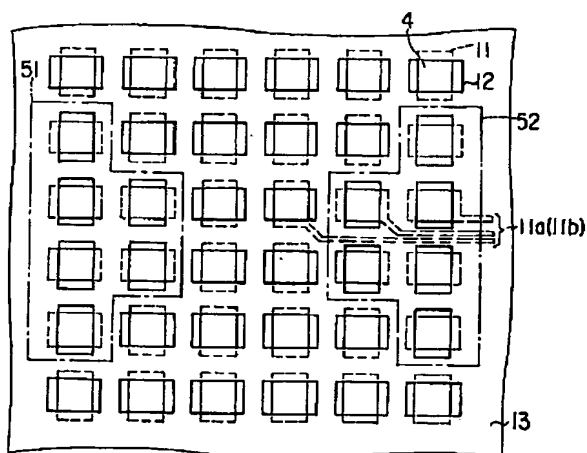
【図3】



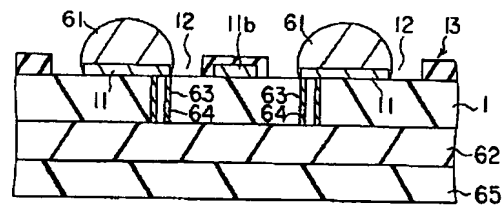
【図4】



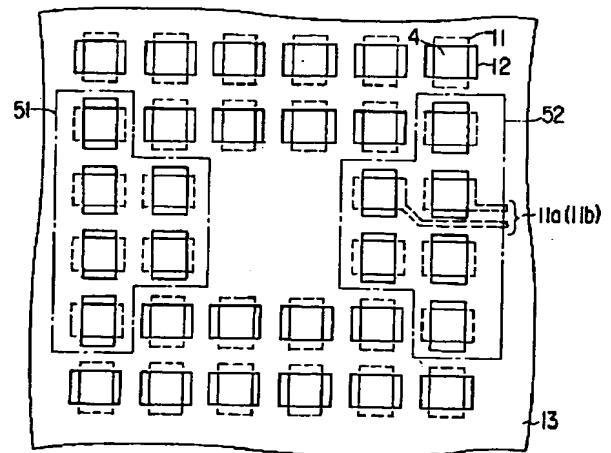
【図5】



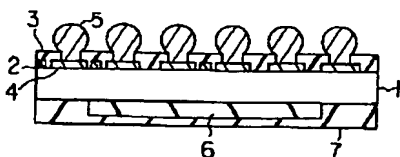
【図6】



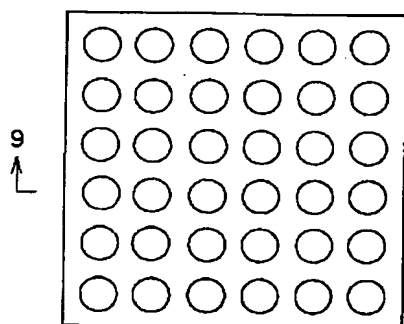
【図7】



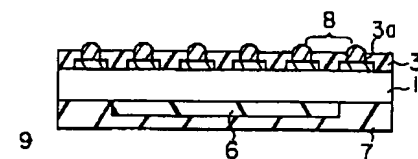
【図9】



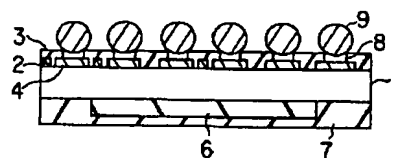
【図8】



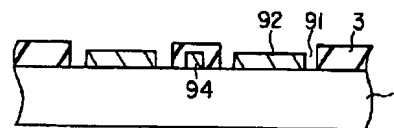
【図10】



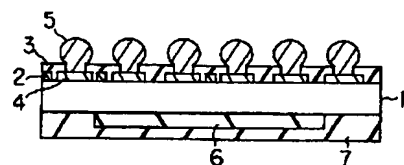
【図11】



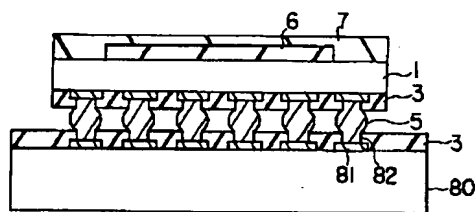
【図15】



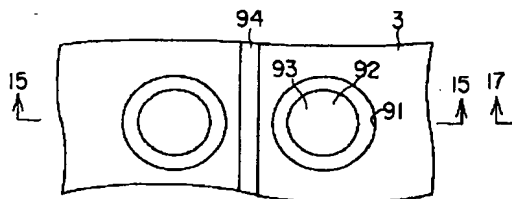
【図12】



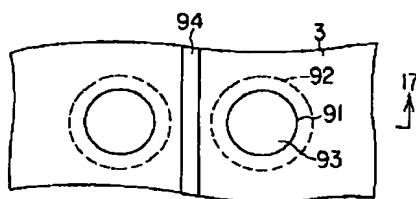
【図13】



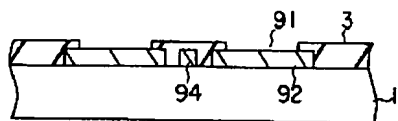
【図14】



【図16】



【図17】



THIS PAGE BLANK (USPTO)